23

ИНСТИТУТ ЯДЕРНОЙ ФИЗИКИ СО АН СССР

В.Р. Козак, В.В. Репков, Н.П. Уваров

ПРОГРАММАТОРЫ ДЛЯ ПЛМ

ПРЕПРИНТ 89-171

НОВОСИБИРСК

Программаторы для ПЛМ

В.Р. Козак, В.В. Репков, Н.П. Уваров

Институт ядерной физики
630090, Новосибирск 90, СССР

АННОТАЦИЯ

Применение программируемых логических матриц (ПЛМ) при разработке радиоэлектронной аппаратуры позволяет значительно сократить цикл проектирования при одновременном улучшении характеристик аппаратуры. Появление отечественных микросхем ПЛМ не сопровождалось производством промышленных программаторов, что потребовало разработки соответствующих устройств в ИЯФ СО АН СССР. Ниже описываются разработанные в институте модули КАМАК для программирования микросхем 556РТ1, 556РТ2, 1556ХЛ8, 1556ХП4, 1556ХП6, 1556ХП8, а также программы для работы с этими устройствами.

© *Институт ядерной физики СО АН СССР*

ВВЕДЕНИЕ

По мере развития радиоэлектроники непрерывно растет сложность как отдельных компонентов радиоэлектронной аппаратуры (РЭА), так и систем в целом. С появлением микросхем этот процесс еще более ускорился. После микросхем малой степени интеграции, появились микросхемы средней (СИС) и большой степени интеграции (БИС), а в последние годы и сверхбольшой степени интеграции (СБИС).

С ростом степени интеграции микросхемы становятся все более специализированными (если из простых вентилей 2И-НЕ и 2ИЛИ-НЕ можно собрать любую схему, то СИС имеют жесткий набор функций и, соответственно, более узкую область применений), как следствие, растет их номенклатура, которая все менее устраивает разработчиков РЭА.

Ситуацию изменило появление вентильных матриц, которые состоят из сотен и тысяч вентилей, коммутируемых отдельным слоем металлизации по заказу потребителя, и программируемых логических устройств, которые может конфигурировать сам потребитель. Первые устройства направлены на удешевление и упрощение массовой продукции, так как цикл проектирования и изготовления является трудоемким и дорогим, а программируемые логические матрицы (ПЛМ) предназначены для использования в небольших сериях.

Применение микросхем ПЛМ позволяет:

— уменьшить количество микросхем на печатной плате (одна

микросхема ПЛМ заменяет обычно 3—6 микросхем СИС);
— увеличить схемную гибкость (небольшие изменения функций можно сделать перепрограммированием ПЛМ, не изменяя печатной платы);
— увеличить надежность РЭА (меньшее количество микросхем и соединений увеличивает надежность устройства и всей системы в целом);
— существенно сократить время проектирования радиоэлектронных устройств.

Для более успешного применения микросхем ПЛМ необходимо представлять принцип их внутреннего построения. Микросхемы ПЛМ принадлежат к семейству программируемой логики вместе с микросхемами ППЗУ, и поэтому имеют как сходство с этими микросхемами, так и различия. Ниже кратко описывается архитектура построения различных программируемых логических устройств [1]. Для упрощения рисунков вводится некоторая символика. Рис. 1 изображает вентиль ЗИ, который соединяется с шиной «А» плавкой перемычкой, с шиной «С» неплавкой (постоянной) перемычкой, а с шиной «В» не соединяется вообще.

Архитектура ППЗУ представляет собой входной декодер на основе фиксированной матрицы «И», соединенный с выходами через программируемую матрицу «ИЛИ» (рис. 2). В нашем примере ППЗУ имеет 4 входа, 4 выхода и 64 программируемые перемычки. Для каждого состояния входных линий можно индивидуально запрограммировать каждый выход. Из этого же рисунка видно, что добавление еще одной входной линии удваивает объем матрицы программируемых перемычек.

Архитектура ПЛМ (в мировой литературе обычно используется мнемоника FPLA—field-programmable logic array) использует две программируемые матрицы (рис. 3). Эта архитектура родилась из осознания того факта, что в большинстве устройств не требуется программирование выходов для каждой входной комбинации. К этому семейству принадлежат и отечественные микросхемы 556РТ1, 556РТ2 [2]. Из рис. 3 отчетливо видно что увеличение количества входных линий не приводит к экспоненциальному росту объема какой-либо матрицы.

Большую популярность среди разработчиков получила архитектура PAL—programmable array logic (в отечественной литературе используется различная мнемоника для этой архитектуры). Эти устройства используют только одну программируемую матрицу (рис. 4) — матрицу «И», а матрица «ИЛИ» является фиксированной. Это упрощение матрицы «ИЛИ» ведет к уменьшению размера кристалла и увеличению скоростных характеристик микросхем, что обусловило их популярность. Отечественные микросхемы серии 1556 [3] принадлежат к этому семейству.

ПРОГРАММАТОР Б0632

Модуль Б0632 предназначен для программирования микросхем типа К556РТ1, К556РТ2, схема внутреннего устройства которых приведена на рис. 5. Программатор выполнен в виде модуля КАМАК ширины 2М. Он состоит (рис. 6) из дешифратора функций КАМАК, автомата, регистра управления входами ПЛМ со схемой дешифрации и ключами, регистра управлениия выходами ПЛМ со схемой дешифрации и ключами, контрольного регистра.

Дешифратор функций КАМАК построен на основе микросхемы ПЗУ К556РТ5 и обеспечивает запись в регистры управления входами и выходами, чтение контрольного регистра, формирование ответов X и Q, а также взводит флаги запросов на прожигание перемычек, управляет блокировкой программирующих напряжений. Выполнение всех функций, кроме проверки L, блокируется во время работы автомата. При этом отдается Q=0.

Автомат анализирует состояние флагов запросов, реализует временные диаграммы прожигания и контроля состояния перемычек, управляя ключами, сбрасывает флаги запросов. При неработающем автомате блок устанавливает запрос L=1, который никак не блокируется. L убирается на время работы автомата. Автомат реализован на основе счетчика с дешифратором без применения ПЗУ.

Для работы с блоком используются следующие функции КАМАК:

F(0) A(0)	чтение контрольного регистра.
F(8) A(0)	проверка LAM.
F(16)A(0)	запись в регистр управления входами.
F(16)A(1)	запись в регистр управления выходами.
F(24)A(0)	запрет программирования.
F(25)A(0)	программирование уровня активности функций.
F(25)A(1)	программирование логических произведений.
F(25)A(2)	программирование логических сумм.

F(26)A(0) разрешение программирования.

На все команды из этого списка отдаются ответы X=1 и Q=L. L=1, если блок готов принять очередную команду к исполнению. В противном случае команда игнорируется и отдается ответ Q=0.

Перед началом программирования нужно один раз подать команду разрешения программирования. Если нужно только проверить состояние перемычек ПЛМ (для считывания), то нужно подать команду запрещения программирования. В остальном процедуры записи и считывания почти совпадают.

Последовательность программирования уровня активности функций.

Программированию подлежат только функции с низким уровнем активности.

1. F(16)A(0) W=77 (восьмеричное)
2. F(16)A(1) W=i, где $i=0\div7$ — номер функции
3. F(25)A(0)
4. F(0) A(0) IOUT=R
5. Если Q=0, то вернуться на 4.
6. Младшие восемь разрядов IOUT содержат информацию из контрольного регистра. Каждому разряду IOUT(i)=0 соответствует пережженная перемычка (низкий уровень активности). Если IOUT(i)=1, то вернуться на 3 через 10 мс.

Последовательность программирования логических произведений.

1. Пауза 10 мс.
2. F(16)A(0) W=$k+p$, где $k=0\div15$ — номер входа; $p=20$(восьм.), если нужно исключить из произведения инверсное значение входной переменной; $p=40$(восьм.), если нужно исключить из произведения прямое значение входной переменной. Если нужно исключить данную входную переменную из произведения, то перемычки пережигаются по очереди.
3. F(16)A(1) W=n, где $n=0\div47$ — номер логического произведения.
4. F(25)A(1).
5. F(0) A(0) IOUT=R.
6. Если Q=0, то вернуться на 5.
7. Если знаковый разряд младшего байта IOUT7=0, то перемычка пережжена. Если IOUT7=1, то вернуться на 4 через 10 мс.

Последовательность программирования выходных функций.

1. Пауза 10 мс.
2. F(16)A(0) W=n, где $n=0\div47$ — номер логического произведения.
3. F(16)A(1) W=i, где $i=0\div7$ — номер функции.
4. F(25)A(2).
5. F(0) A(0) IOUT=R.
6. Если Q=0, то вернуться на 4.
7. Младшие восемь разрядов IOUT содержат информацию из контрольного регистра. Каждому разряду IOUT(i)=0 соответствует пережженная перемычка (произведение не включается в сумму) при низком уровне активности, или целая перемычка при высоком уровне активности. Каждому разряду IOUT(i)=1 соответствует пережженная перемычка (произведение не включается в сумму) при высоком уровне активности, или целая перемычка при низком уровне активности. Если перемычка цела, то вернуться на 4 через 10 мс.

Между отдельными циклами прожигания (между F25) должна быть пауза в 10 мс. Проще всего делать паузу перед каждой F25. Полезно после каждой команды проверять ответ Q и повторять ее при Q=0.

Считывание производится аналогично программированию, но выдача программирующих напряжений блокируется командой F(24)A(0). При контроле уровня активности выходных функций и сумм выходных функций удается считывать состояние восьми перемычек за один цикл. Перемычки, относящиеся к входным произведениям, нужно считывать по одной.

ПРОГРАММАТОР Б0627

Модуль Б0627 предназначен для программирования микросхем типа 1556ХЛ8, 1556ХП4, 1556ХП6, 1556ХП8. Внутреннее устройство одной из микросхем (1556ХП4) показано на рис. 7. Программатор выполнен в виде модуля КАМАК ширины 1М. Он состоит (рис. 8) из дешифратора функций КАМАК, управляющего входным регистром и дающего команды автомату, автомата, простого декодера номера пережигаемой перемычки, высоковольтных (до 15 В) ключей напряжения и схемы считывания номера перемычки.

Микросхемы серии 1556 имеют только одну программируемую матрицу перемычек, что значительно упрощает построение программатора. Процедура считывания прожженных перемычек незначительно отличается от процедуры их прожигания.

Управляющий автомат в зависимости от КАМАК функции, продешифрированной КАМАК-декодером, запускается и формирует временную диаграмму либо прожигания, либо считывания перемычек. Автомат собран по простейшей схеме на ППЗУ (155РЕ3) и регистре (555ТМ9) и управляет только подачей программирующих напряжений, которые подаются на соответствующие группы ключей, а также формирует правильную их последовательность. В совокупности с несложными цепями, декодирующими указанный во входном регистре номер перемычки, и образуется схема собственно программатора.

Во время цикла прожигания/считывания, КАМАК декодер отдает контроллеру Q=0 на все команды. Время прожигания одной перемычки менее 1 мс. Микросхемы серии 1556 содержат 2048 перемычек, соответственно полное программирование всей микросхемы составляет 1-2 с.

При считывании микросхемы возможно одновременно регистрировать состояние четырех перемычек, что и реализовано схемотехнически.

Для работы с блоком используются следующие функции КАМАК:

F(0)A(0)	чтение буферного регистра (12 бит). Эта команда используется только при тестах модуля.
F(0)A(1)	чтение регистра перемычек (4 бита), считанных из микросхемы в предыдущем цикле считывания.
F(8)A(0)	проверка запроса L.
F(16)A(0)	старт процедуры прожигания перемычки, номер которой указывается 12-разрядным кодом.
F(16)A(2)	старт процедуры считывания перемычки, номер которой указывается 12-разрядным кодом.

Для программирования микросхемы можно работать с программатором двумя способами:

1. Ожидать появления LAM-запроса от модуля, затем командой F(16)A(0) записать номер прожигаемой перемычки.

2. Записать номер прожигаемой перемычки командой F(16)A(0) и, если ответ программатора Q=0 (т. е. программатор не завершил предыдущую процедуру и игнорирует текущую команду), надлежит повторить команду.

Оба механизма работы одинаково просты.

Номер перемычки указывается следующим образом: разряды W1 — W5 указывают номер входной линии в матрице перемычек, а разряды W7 — W12 задают номер линии произведения в соответствии с рис. 7.

ПРОГРАММЫ ДЛЯ РАБОТЫ С ПРОГРАММАТОРАМИ

Первоначально микросхемы ПЛМ и PAL применялись разработчиками, рабочее место которых базировалось на микроЭВМ Одренок. Поэтому первые программы, поддерживающие разработанные модули, появились на этой микроЭВМ. Несколько позже программы для программирования микросхем 556РТ1, 556РТ2 были написаны и для микроЭВМ Электроника-60. Ниже описываются программы, разработанные авторами для микроЭВМ Одренок.

Обе программы (#PLMR для Б0632 и #PALP для Б0627) имеют с точки зрения пользователя много общего, сходный набор директив и, соответственно, предоставляемых услуг. Программы позволяют работать с модулем программатора, расположенным как в системном, так и в удаленном крейте микроЭВМ Одренок, позволяют читать исходную таблицу как из файла, так и из эталонной ПЛМ, записывать информацию в файл, снабжая ее текстовыми комментариями, просматривать записи в этом файле (вместе с записанными комментариями, распечатывать информацию на принтерах типа DZM-180 и ROBOTRON CM 6329.02, сравнивать исходную таблицу с содержимым ПЛМ, проверять возможность прожигания созданной таблицы (если в ПЛМ уже записана какая-то информация), прожигать перемычки в ПЛМ, редактировать исходную таблицу на терминале.

При написании программ рассматривалась возможность хранения исходных файлов в текстовом виде и составления их редактором текста, однако выбор сделан в пользу встроенного специализированного экранного редактора, который обладает рядом преимуществ:

— объем таблицы на диске существенно уменьшается (т. к. информация хранится в битовой форме);
— очень трудно составить принципиально неправильную таблицу;
— программные затраты на специализированный редактор мень-

ше, чем на тщательные проверки исходного текстового файла;
— позволяет одной программой производить все манипуляции с микросхемами ПЛМ и их исходной таблицей.

Все описанные функции несложны и не заслуживают подробного рассмотрения, тем более что программы при запуске распечатывают список директив с пояснениями на экране терминала и пользоваться ими может неподготовленный пользователь.

Основной функцией программ #PLMR и #PALP является составление карты перемычек, которые необходимо прожечь впоследствии. Составление карты перемычек производится на терминале заполнением стандартного бланка. Для микросхем 556РТ1 и 556РТ2 стандартный бланк с некоторой информацией приведен на рис. 9, он соответствует типовому бланку мировых изготовителей микросхем этого типа. Для микросхем серии 1556 редактируется прямоугольная карта перемычек (рис. 10) вместе с некоторой вспомогательной информацией, которая также часто используется мировыми изготовителями микросхем этого типа. Расположение перемычек соответствует их расположению на принципиальной схеме микросхемы (см. рис. 7).

При редактировании используется стандартный набор управляющих символов (курсор влево, вправо, вверх и вниз).

Опыт применения микросхем ПЛМ показал, что одной из часто встречающихся в эксплуатации неприятностей (особенно при использовании опытных партий) является различная чувствительность усилителей считывания при контроле перемычек и при нормальной работе. Как правило, это приводит к тому, что «нормально запрограммированная» микросхема при включении в схему сбивается или вообще неправильно работает. Для избежания подобных неприятностей вводится понятия «дожигания», то есть попытка прожечь перемычку, которая при считывании ПЛМ читается уже прожженной. Обе программы реализуют такую возможность.

ЛИТЕРАТУРА

1. The TTL Data Book. Volume 4. 1985. Texas Instruments, USA.
2. *Щелкунов Н.Н., Дианов А.П.* Процедуры программирования логических матриц.- Микропроцессорные средства и системы, 1986, №2, с.71
3. *Львович А.А., Мольков А.М., Щетинин Ю.И.* Многофункциональные ПЛМ серии К1556 с изменяемым соотношением вход-выход.— Электронная промышленность, 1987, №10, с.87.

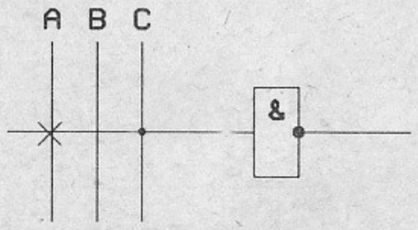

РИС.1. СИМВОЛИКА.

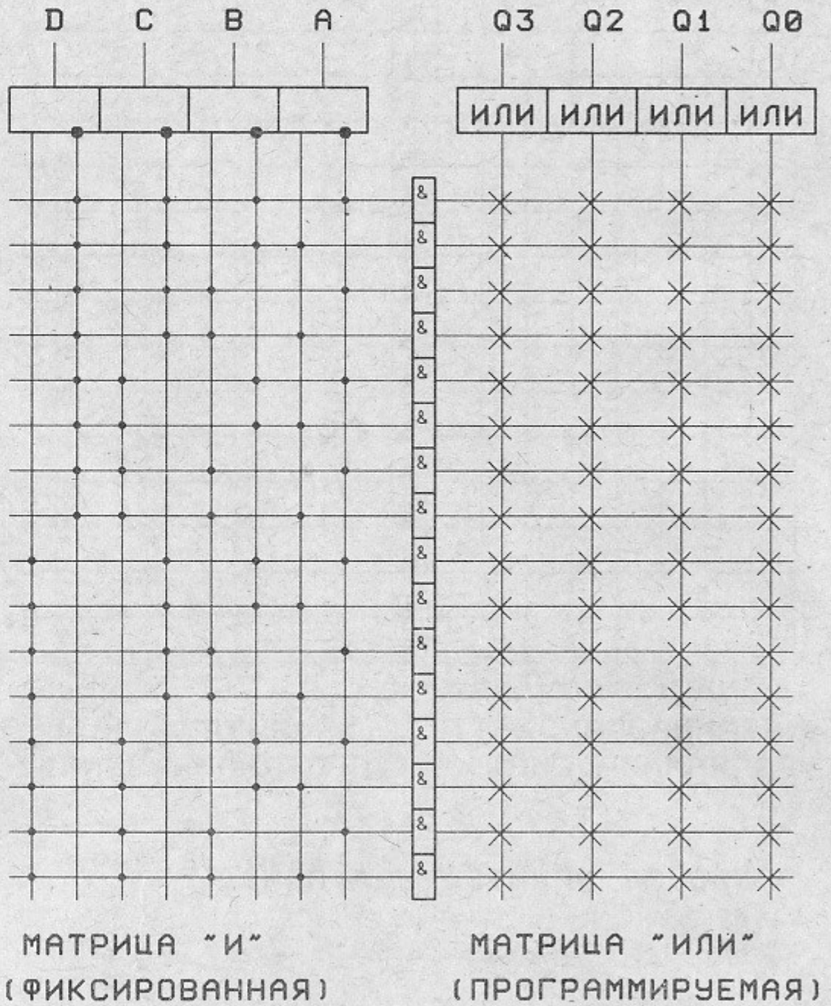

РИС.2. АРХИТЕКТУРА ПЗУ.

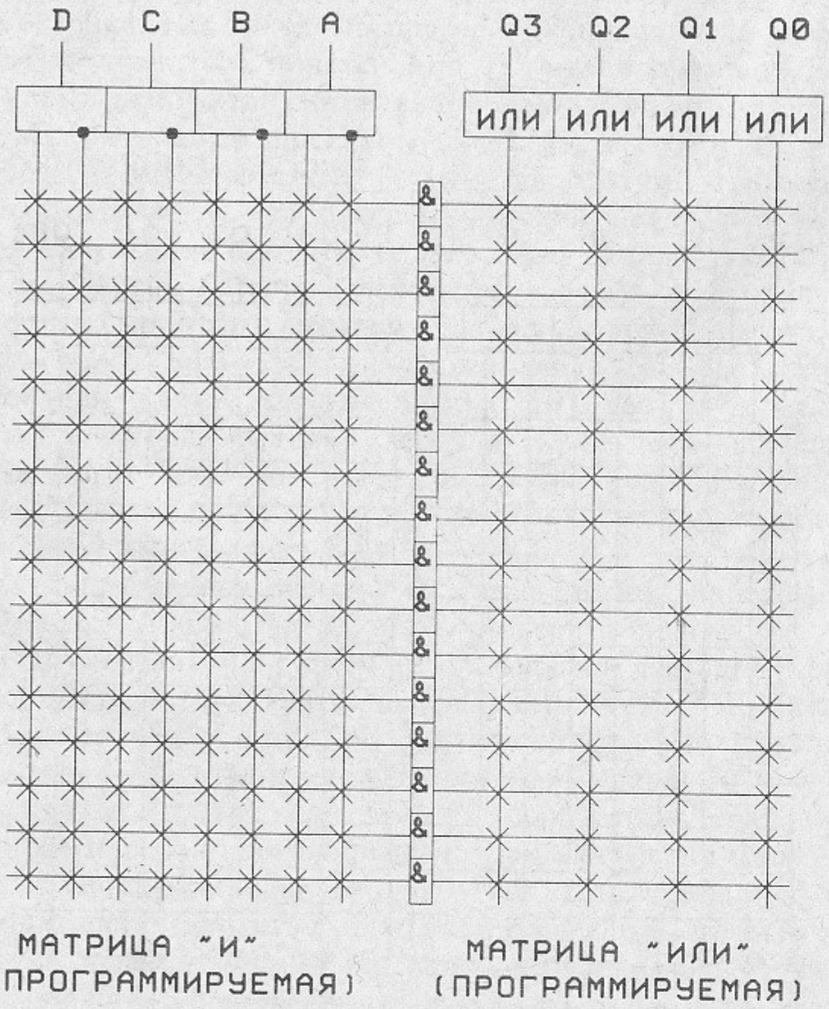

РИС.3. АРХИТЕКТУРА ПЛМ.

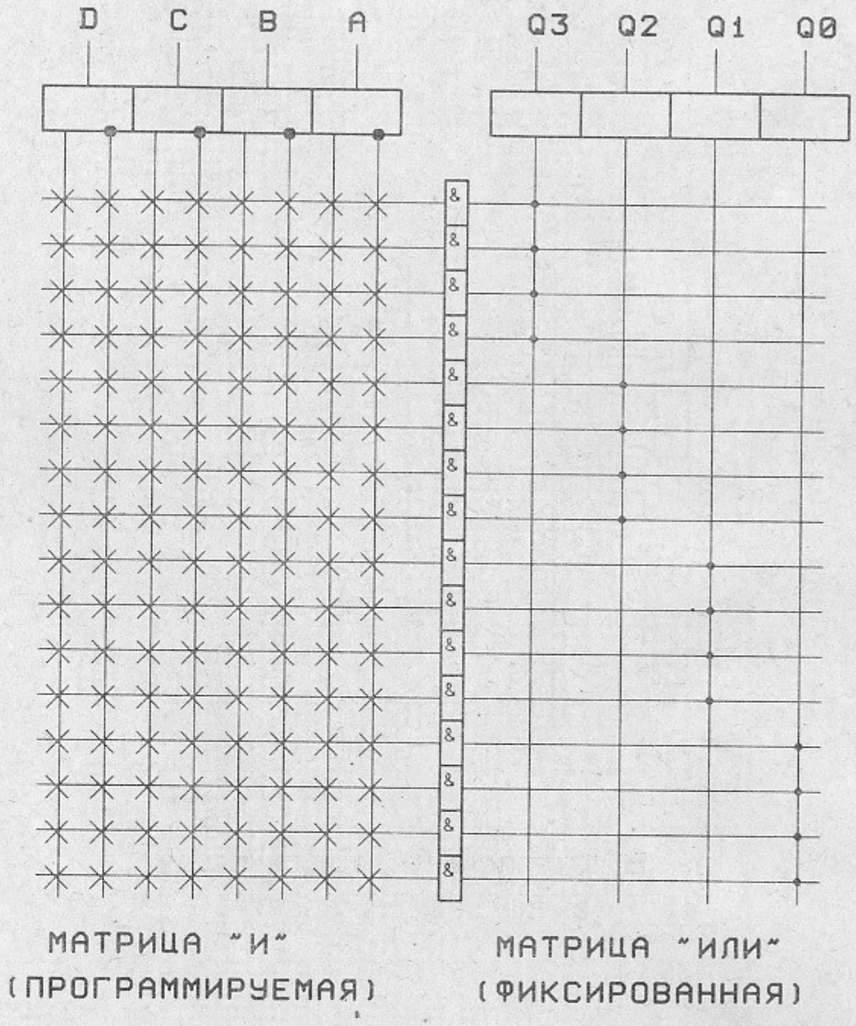

РИС.4. АРХИТЕКТУРА PAL.

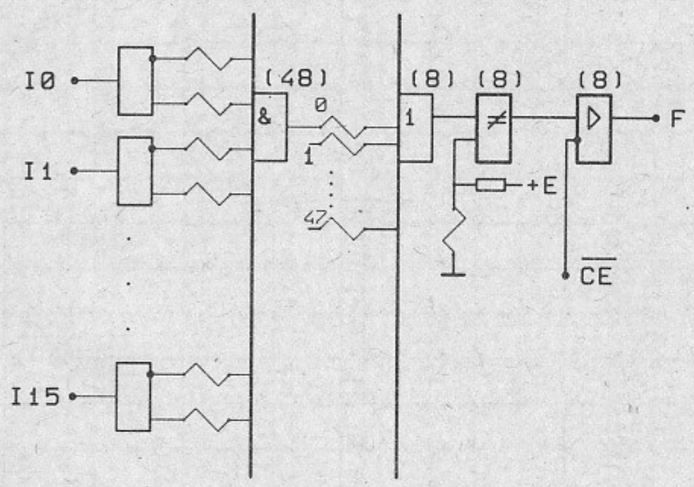

РИС.5. ЭКВИВАЛЕНТНАЯ ЛОГИЧЕСКАЯ СХЕМА 556РТ1, 556РТ2.

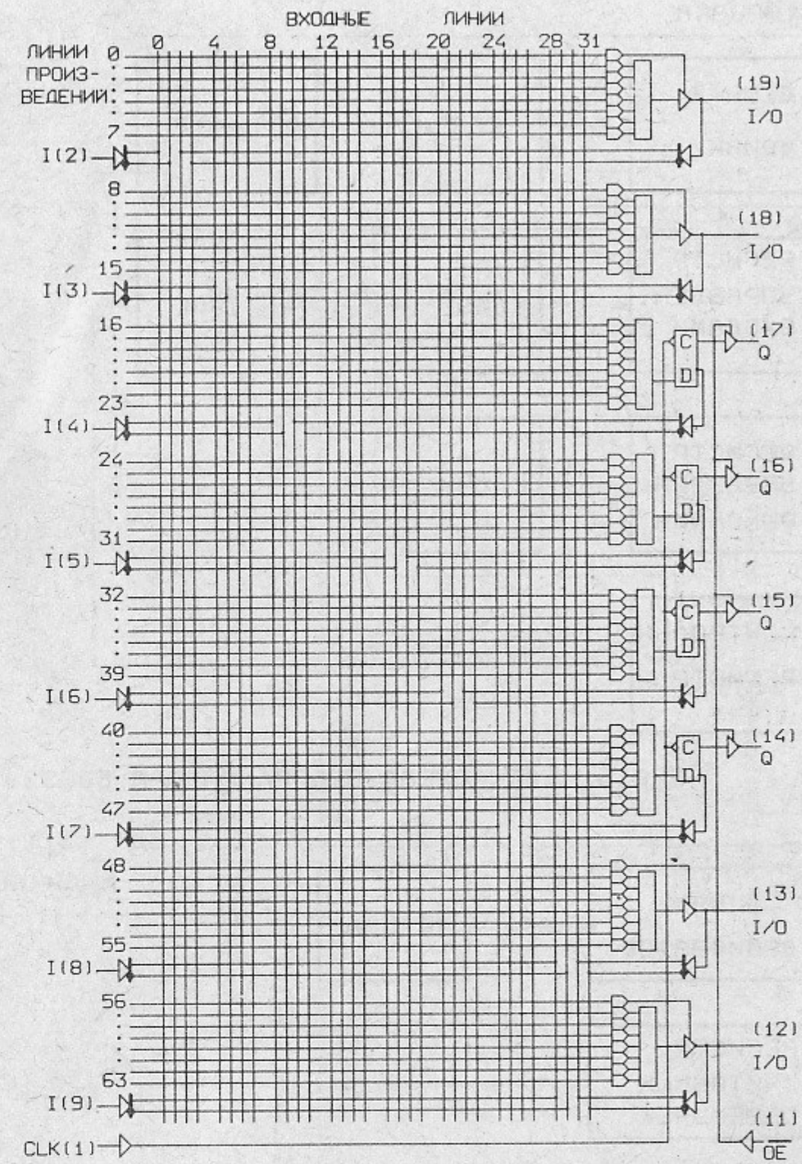

РИС.7. ЛОГИЧЕСКАЯ СХЕМА 1556ХП4.

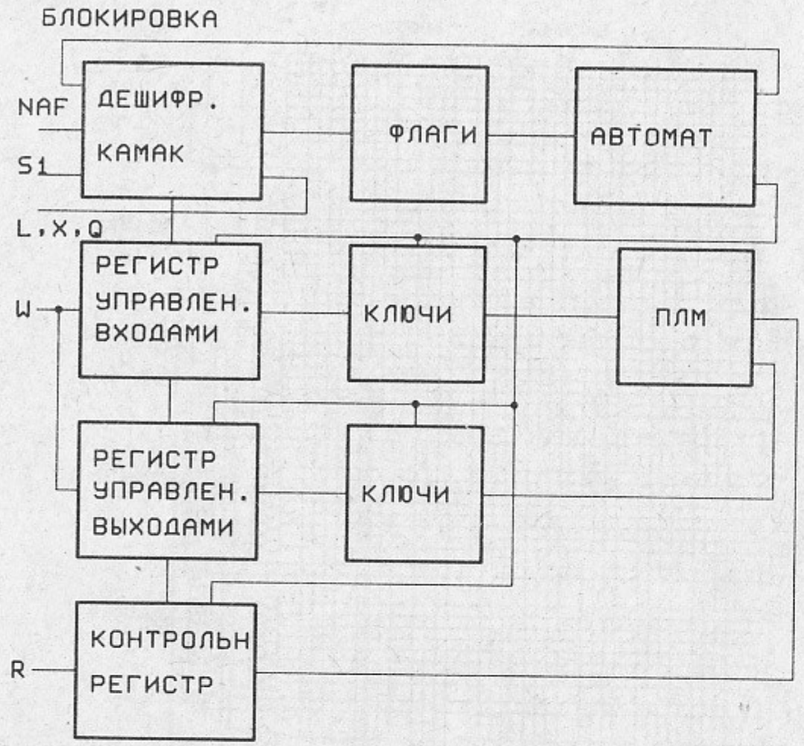

РИС.6. БЛОК-СХЕМА ПРОГРАММАТОРА 50632.

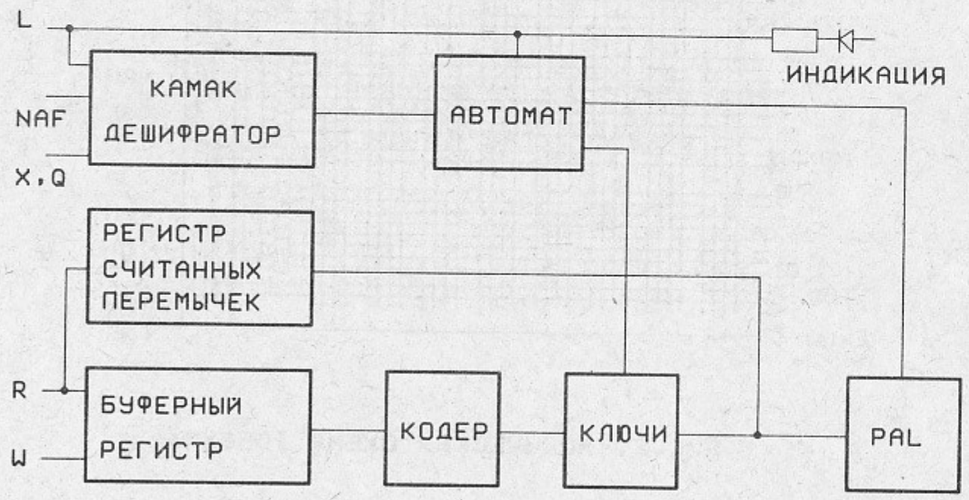

РИС.8. БЛОК-СХЕМА ПРОГРАММАТОРА 50627.

Активные уровни

	H	L	L	L	L	L	H
	Входные переменные						Выходы
	NS	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	—	—	—	—	—	—	—	—	—	—	L	H	L	H	—	—	—
1	—	—	—	—	—	—	—	—	—	—	L	L	L	H	—	—	—
2	—	—	—	—	—	—	—	—	—	—	H	H	H	L	—	—	—
3	—	—	—	—	—	—	—	—	—	—	H	L	L	H	—	—	—
4	—	—	—	—	—	—	—	L	—	L	H	H	L	L	—	—	—
5	—	—	—	—	—	—	—	L	—	—	L	L	L	L	—	—	—
6	L	—	—	—	—	—	—	H	—	—	L	L	L	L	—	—	—
7	—	—	—	—	—	—	—	L	—	—	L	L	L	L	—	—	—

Рис. 9. Бланк для программирования микросхем 556РТ1,2.

PRODUCT INPUT LINES КАДР=0 ВЫХОД=19

LINE	#0	#4	#10	#14	#20	#24	#30	#34
#000	---X	---X	X---	X---	----	----	----	----
#001	--X-	---X	----	----	----	----	----	----
#002	---X	--X-	----	-X--	----	----	----	----
#003	--X-	--X-	X---	----	----	----	----	----
#004	--X-	--X-	----	----	----	----	-X--	----
#005	XXXX	XXXX	XXXX	XXXX	XXXX	XXXX	XXXX	XXXX
#006	XXXX	XXXX	XXXX	XXXX	XXXX	XXXX	XXXX	XXXX
#007	XXXX	XXXX	XXXX	XXXX	XXXX	XXXX	XXXX	XXXX

PRODUCT INPUT LINES КАДР=1 ВЫХОД=18

LINE	#0	#4	#10	#14	#20	#24	#30	#34
#010	---X	---X	----	----	----	----	----	----
#011	---X	--X-	----	-X--	----	----	----	----
#012	--X-	--X-	X---	----	----	----	----	----
#013	--X-	--X-	----	----	----	----	-X--	----
#014	XXXX	XXXX	XXXX	XXXX	XXXX	XXXX	XXXX	XXXX
#015	XXXX	XXXX	XXXX	XXXX	XXXX	XXXX	XXXX	XXXX
#016	XXXX	XXXX	XXXX	XXXX	XXXX	XXXX	XXXX	XXXX
#017	XXXX	XXXX	XXXX	XXXX	XXXX	XXXX	XXXX	XXXX

Рис. 10. Часть бланка (для двух выходов) для программирования серии 1556.

В.Р. Козак, В.В. Репков, Н.П. Уваров

Программаторы для ПЛМ

Ответственный за выпуск С.Г.Попов

Работа поступила 4 декабря 1989 г.
Подписано в печать 20.XII 1989 г. МН 10572
Формат бумаги 60×90 1/16 Объем 1,3 печ.л., 1,0 уч.-изд.л.
Тираж 250 экз. Бесплатно. Заказ № 171

Набрано в автоматизированной системе на базе фотонаборного автомата ФА1000 и ЭВМ «Электроника» и отпечатано на ротапринте Института ядерной физики СО АН СССР,
Новосибирск, 630090, пр. академика Лаврентьева, 11.